

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE



Applicant : GONG  
Application No. : 10/615,980  
Filed : July 10, 2003  
Title : APPARATUS AND A METHOD FOR SAMPLING  
DIGITAL IMAGE  
Group Art Unit : 2621  
Examiner : Unknown  
Attorney Docket : BHT/3111-339

**MAIL STOP MISSING PARTS**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

**CLAIM TO PRIORITY UNDER 35 U.S.C. § 119**

Sir:

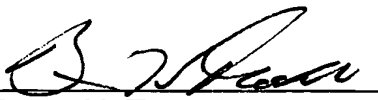
Pursuant to the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55, Applicant hereby claims priority from Taiwan Patent Application No. 091115760, filed on November 7, 2002. A certified copy of this application is enclosed.

Acknowledgment of the receipt of the claim to priority, along with the certified copy of the priority document is respectfully requested.

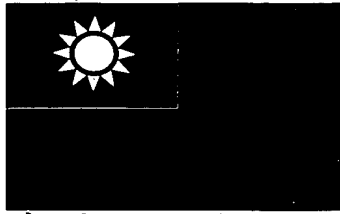
Respectfully submitted,

Date: October 31, 2003

By:

  
Bruce H. Troxell  
Reg. No. 26,592

TROXELL LAW OFFICE PLLC  
5205 Leesburg Pike, Suite 1404  
Falls Church, Virginia 22041  
Telephone: (703) 575-2711  
Telefax: (703) 575-2707



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，

其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 07 月 11 日  
Application Date

申請案號：091115760  
Application No.

申請人：瑞昱半導體股份有限公司  
Applicant(s)

US\$N-10-615,980

file 7-10-03

Atty Dkt 3111-339

局長  
Director General

蔡練生

發文日期：西元 2003 年 2 月 10 日  
Issue Date

發文字號：09220102460  
Serial No.

申請日期	
案 號	
類 別	

A4  
C4

(以上各欄由本局填註)

# 發明專利說明書

一、發明 名稱	中 文	一種數位影像取樣之方法與裝置
	英 文	
二、發明 創作人	姓 名	龔金盛、陳思平      Gong, Jin-sheng
	國 籍	中華民國      Issac chen
	住、居所	桃園縣龍潭鄉金龍路 347 巷 12 號 高雄市左營區果峰街 2 巷 6 號 10 樓
三、申請人	姓 名 (名稱)	瑞昱半導體股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區工業東九路 2 號
	代 表 人 姓 名	葉博任

經濟部智慧財產局員工消費合作社印製

裝

訂

線

四、中文發明摘要（發明之名稱：

）

### 一種數位影像取樣之方法與裝置

提出一種數位影像降頻取樣之裝置與方法，利用在時間軸上的處理，藉以降低運算及裝置架構之複雜度，並解決降頻取樣時造成的模糊效應及部份影像訊息喪失的問題，達到數位影像降頻取樣之目的。

英文發明摘要（發明之名稱：

）

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

## 五、發明說明 ( / )

## [發明之技術領域]

本發明係關於一種數位影像降頻取樣之方法與裝置，尤指一種藉由在時間軸上的處理，以達到降頻取樣之方法與裝置。

## [發明背景]

在數位影像系統中，畫面格式的轉換必須藉由將數位影像資料作取樣頻率的對應轉換來達成。例如，將 800x600 像素之影像畫面放大為 1024x768 像素，則相當於將影像資料在水平及垂直二維上進行升頻取樣。反之，若要將 1024x768 像素之影像畫面縮小為 800x600 像素，則相當於降頻取樣。

在影像畫面縮小的實現方法上，常見的有捨棄法與內插法兩種。捨棄法的作法是直接以原始影像畫面中最接近降頻取樣位置的像素當作降頻取樣的結果。內插法則是以線性內插或其他數值方法內插的方式，由原始影像中畫面位置接近降頻取樣點位置的像素資料作計算來得到降頻取樣後的結果。圖一即為以捨棄法與內插法求得(5:4)降頻取樣結果的示意圖。

一般而言，內插法的降頻取樣可以得到較為精確的轉換，不過仍會因為降頻而使影像資訊失真。但是由於該方法必須以原始影像中兩個以上的像素資料經由乘法及加法後求得結果，且在裝置內必須儲存原始影像中至少畫面寬度一倍以上的像素資料，在實現上的代價頗高。圖二即為內插法的電路示意圖，包含垂直內插運算電路 11 或（及）水平內插運

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 2 )

算電路 12，線資料暫存器 13，降頻取樣計算控制電路 14 以及資料緩衝暫存器 (FIFO) 15。其中，內插法運算電路通常會需要乘法器與加法器，除非是二分之一的精確度則只需要加法器。

捨棄法實現硬體極為簡單，圖三即為捨棄法的電路示意圖，包含降頻取樣計算控制電路 21、垂直捨棄法選擇輸出電路 22 或 (及) 水平捨棄法選擇輸出電路 23、以及資料緩衝器 24。然而由於該方法直接由原始影像中取出固定位置的部份像素作為降頻取樣結果，直接捨棄某些影像資訊，故無法保有足夠的影像資訊。例如，原始畫面中的 T 圖樣，在經過捨棄法的降頻取樣後，依圖樣所在畫面位置的不同，結果可能會變成一或 I，或甚至完全看不到圖樣。其中，

因為不管是任何一種的降頻取樣，都會使資訊流失，不可能保留完整的原始影像資訊；而作降頻取樣的目的，是要在這種狀況下，仍能藉由顯示的內容，獲得影像相當的資訊；因此精確的內插法，對使用者而言不一定有意義；而簡單內插法(1/2 精確度)只是犧牲影像品質以節省了乘法器，硬體需求仍大；但是捨棄法卻是無法讓人接受的，因為真正有意義的資訊，可能就被捨棄而無法判讀。因此要利用捨棄法仍能保留影像的資訊，甚至有簡單內插法(1/2 精確度)的效果，是本發明要實現的目標。

### [發明概要]

有鑒於上述問題，本發明的目的在於提供一種利用時間

## 五、發明說明 ( 3 )

軸的特性，進行取樣。

本發明的另一目的在於提供一種利用初始偏移量之機制，在降頻取樣後，仍能保留原有的圖形資訊。

本發明的又一目的在於提供一種實現成本與捨棄法相同，但在降頻取樣後，還可以提供使用者足夠的影像資訊進行解讀，甚至比內插法更清晰的影像以利於使用者解讀，或是接近簡單內插法(1/2 精確度)的效果的裝置及方法。

習知的作法都只考慮到單張畫面，卻未從輸出影像是連續畫面的角度思考。本發明提出對於連續畫面的數位影像加以處理，對於相鄰 A,B 兩畫面，在 A 畫面以捨棄法捨棄的資訊，可以在 B 畫面重現，對於使用者而言，仍保留完整的影像資訊可以判讀，在硬體上，只需在降頻取樣計算控制電路上多一個初始偏移的機制，即可以達到降頻取樣的效果。

對於文字的影像，保留越多原始清晰的資訊，可以得到最佳的解讀效果。內插法會對影像作出模糊化的效果，反而不利於文字的判讀，利用本方法比利用內插法保留了更多原始清晰的資訊，對於使用者對於文字的判讀，提供了更好的效果。除了原始清晰的資訊，利用在初始偏移值的設定，越少的 A/B 畫面不同資訊切換，也對文字的影像有更好的解讀效果。

另一方面，對於圖形的影像，精確的內插法可以得到較好的效果。本方法可以利用視覺暫留在時間軸上對人眼造成影像資訊的平均，作出近似簡單內插法(1/2 精確度)的效果，也是透過初始偏移值的設定達到。

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明(Ψ)

為達成上述目的，本發明數位影像降頻取樣之裝置包含：一個先進先出型式之資料緩衝暫存器(FIFO)，儲存降頻取樣後之像素資料，以克服即時系統中資料之非同步讀寫問題；一個降頻取樣計算控制電路，用以控制是否將目前輸入之像素資料讀入資料緩衝暫存器(FIFO)作為降頻取樣之結果，以及初始偏移值的設定。經由在連續影像中取捨不同畫面位置的像素資料，以視覺暫留效果達到數位影像降頻取樣之目的。

為使 貴審查委員對於本發明之頻寬控制裝置及方法，能有更進一步的了解與認同，茲配合圖式作一詳細說明如後。

圖式之簡單說明：

圖一 係為習知以捨棄法與內插法求得(5:4)降頻取樣結果的示意圖。

圖二 係為習知內插法的電路示意圖。

圖三 係為習知捨棄法的電路示意圖。

圖四 係為本發明數位影像降頻取樣之裝置示意圖。

圖五 係為本發明數位影像降頻取樣之裝置訊號控制圖。

圖六 A 與圖六 B 係為數位影像各種輸出訊號之波形圖。

圖七 係為本發明數位影像降頻取樣之裝置架構圖。

圖八 A 係為圖七之奇偶畫面判斷邏輯之一實施例。

圖八 B 係為圖八 A 之輸入輸出波形圖。

圖九 係為圖七之像素選取邏輯之裝置架構圖。

圖十 A 至圖十 C 係為本發明數位影像降頻取樣之發明

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線



## 五、發明說明 ( 5 )

概念圖。

圖十一 B 係為本發明  $\text{Offset0}=0$ 、 $\text{Offset1}=(M/N)-1$  之初始偏移選擇累加暫存器之一較佳實施例。

圖十一 A 係為圖十一 B 之波形圖。

圖十二係為本發明數位  $\text{Offset0}=1/4$ 、 $\text{Offset1}=3/4$  之 8 位元初始偏移選擇累加暫存器的一較佳實施例。

圖十三係為利用本發明進行降頻取樣的模擬實施例資料列表。

圖式之圖號說明：

40~數位影像降頻取樣裝置

41~先進先出型式之資料緩衝暫存器

42~降頻取樣計算控制電路

71~三端輸入 AND 邏輯閘

72~奇偶畫面判斷邏輯

73, 74~像素選取邏輯

91~初始偏移選擇累加暫存器

92~加法器

93~D 型正反器

94~多工器

75~二端輸入 AND 邏輯閘

[較佳實施例說明]

以下配合圖示詳細陳述本發明連續之數位影像降頻取樣

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 6 )

### 之方法與裝置。

圖四為本發明數位影像降頻取樣之裝置示意圖。如該圖所示，本發明連續之數位影像降頻取樣裝置 40 包含一先進先出型式之資料緩衝暫存器 (FIFO) 41，以及其降頻取樣計算控制電路 42。本發明連續之數位影像降頻取樣裝置 40 中之控制電路 42 的讀取控制邏輯，係根據影像縮放比例、像素之畫面位置及畫面序數來產生資料緩衝暫存器 41 所需之寫入致能 (Write Enable, WE) 訊號，將數位影像像素資料寫入資料緩衝暫存器 41。由資料緩衝暫存器 41 讀出之像素資料即為本發明連續之數位影像降頻取樣裝置 40 之結果。

圖五為本發明數位影像降頻取樣之裝置訊號控制圖。輸入訊號 ICLK、IVS、IHS、IDEN、IDATA 其型式之實施例如圖六 A 與圖六 B 所示。輸入影像為連續之畫面所構成，畫面之最小構成單位為像素，即為畫面中之各點。集合相同垂直位置之像素即構成一水平像素線，再集合所有垂直位置之水平像素線即構成完整之二維畫面。於圖六 A 與圖六 B 所示之訊號波形中，ICLK 為輸入影像之時脈訊號；IVS 為輸入畫面之起始訊號，IVS 訊號之週期即為影像中單一畫面之週期；IHS 為輸入畫面中水平像素線之起始訊號；IDEN 為像素資料指示訊號；IDATA 訊號在 IDEN 為 1 時，以 ICLK 為時脈送出畫面之像素資料。上述訊號中，IDATA、IHS 及 IDEN 之變化同步於 ICLK，IVS 之變化同步於 IHS，且影像中所有畫面之 ICLK、IVS、IHS、IDEN 皆維持固定關係。如圖六 A 所示之訊號是於一影像畫面中之一水平線之影像資料訊號示

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明( )

意圖，當 IDEN 為 1 (high) 時，IDATA 訊號以 ICLK 為時脈送出該影像畫面之單一水平線之像素資料訊號，當下次 IDEN 又為 1 時則為下一條水平線之像素資料訊號，而當 IDEN 為 0 (low) 時則為各水平線像素資料訊號之間隔。而如圖六 B 所示之訊號則為一整個影像畫面中包含複數水平線之影像資料訊號示意圖，其中，當 IVS 為 0 (low) 時各 IDATA 訊號所傳輸之複數水平線像素資料可顯示出整個影像畫面，而當 IVS 為 1 (high) 時則為各影像畫面之間的間隔。

圖五中的輸入訊號 OCLK 及 RE，為後級裝置(未顯示在圖上)由資料緩衝暫存器 41 讀出降頻取樣結果之時脈訊號(OCLK)及讀取致能訊號(Read Enable, RE);輸出訊號 ODATA 即為讀出之降頻取樣結果。

圖五中的輸入訊號 HR 及 VR 用以設定本裝置之水平及垂直降頻取樣比例，各以 N 個位元表示。舉例來說，若 N 為 4，且吾人欲將 20x9 之畫面降頻取樣為 16x8 之畫面，則水平及垂直降頻取樣之比例各為 5/4 及 9/8；以二進位制表示降頻取樣比例之小數部份，得到  $HR = 1/4 * 2^4 = [0100]$ ， $VR = 1/8 * 2^4 = [0010]$ 。

圖七為本發明數位影像降頻取樣之裝置架構圖。如圖所示，降頻取樣計算控制電路 42 之讀取控制邏輯包含：三端輸入 AND 邏輯閘 71、奇偶畫面判斷邏輯 72、像素選取邏輯 73、水平像素線選取邏輯 74、二端輸入 AND 邏輯閘 75。

三端輸入 AND 邏輯閘 71 之功能在於將像素選取邏輯 73 及水平像素線選取邏輯 74 產生之選取訊號 NCR 與外部輸入

## 五、發明說明(8)

訊號 IDEN 做邏輯 AND 運算，作為將影像資料 IDATA 存入資料緩衝暫存器 41 所需之寫入致能(Write Enable, WE)訊號。若像素選取邏輯 73 輸出之 NCR 為 0 (Low)，表示該像素資料不需寫入資料緩衝暫存器 41，即該像素被捨棄。若水平像素線選取邏輯 74 輸出之 NCR 為 0 (Low)，表示該整條水平像素資料不需寫入資料緩衝暫存器 41，即該整條水平像素被捨棄。奇偶畫面判斷邏輯 72 之一實施例如圖八 A 所示，為一 D 型正反器。該 D 型正反器以輸入畫面起始訊號 IVS 為觸發源，產生反相變化週期等於畫面週期之 SEL 訊號，如圖八 B。依 SEL 訊號可將影像中之連續畫面分為相互交錯之奇數畫面及偶數畫面。

像素選取邏輯 73 與水平像素線選取邏輯 74 之架構相同，如圖九所示。TRI 為觸發訊號，當 TRI 發生由 0 至 1 之變化時，會將加法器 92 之 Sum 輸出推入 N 位元長度之初始偏移選擇累加暫存器 91，並將 N 位元長度之加法器 92 之溢位指示位元推入 D 型正反器 93。D 型正反器 93 的正值輸出 Q 用以控制多工器 94 輸出到加法器的值為 0 或是 INC；負值輸出 QB 則是選取訊號 NCR，當 NCR 輸出為 0 時，此時輸入影像資料 IDATA 將不被寫入資料緩衝暫存器 41。當重置訊號 RST 為 1 時，清除正反器 93 之輸出(NCR=1)；當 SEL=0 時，初始偏移選擇累加暫存器 91 重置到 Offset0，當 SEL=1 時，初始偏移選擇累加暫存器 91 重置到 Offset1。

本發明數位影像降頻取樣裝置 40 之概念如圖十 A、圖十 B1、圖十 B2、以及圖十 C 所示。圖十 A 為一 6x6 之單一畫

## 五、發明說明(9)

面，吾人所見之影像為此單一畫面連續播放所組成。若將此畫面以降頻取樣為  $4 \times 4$ ，則降頻比率為  $3:2$ ，故理想的畫面降頻取樣位置為水平及垂直位置的  $0、1.5、3、4.5$ 。以捨棄法實現降頻取樣則會以畫面位置  $0、1、3、4$  的像素資料為取樣結果，如圖十 B1。由圖可知以捨棄法實現的降頻結果已然無法呈現畫面上原有的圖形資訊。若將理想的畫面降頻取樣位置  $0、1.5、3、4.5$  加上偏移量  $0.5$ ，成為  $0.5、2、3.5、5$ ，則此時捨棄法之降頻取樣會改以畫面位置  $0、2、3、5$  的像素資料為取樣結果，如圖十 B2。與圖十 B1 相似，加上偏移量後的降頻結果仍舊無法呈現畫面上原有的圖形資訊。然而，仔細觀察將會發現畫面上原有之圖形資訊分散分佈於圖十 B1 及圖十 B2 之中。意即，圖十 B1 及圖十 B2 之加總包含了所有的原圖形資訊。若將圖十 B1 與圖十 B2 不斷交替作為降頻取樣之結果，則因人眼之視覺暫留效應，吾人所見之影像將為圖十 B1 與圖十 B2 之加總，如圖十 C。原畫面之圖形資訊便不致因捨棄法而無法完整呈現。

由上例結果可知，影像由連續畫面所構成，吾人可將影像視為相互交錯之偶數畫面與奇數畫面。依據本發明數位影像降頻取樣裝置 40 之概念，若吾人欲將數位影像中水平或垂直線上之  $M$  點像素資料降頻取樣為  $N$  點(其中  $M、N$  為正整數，且  $N < M < 2N$ )，則作法如下：

對於偶數畫面，將  $M/N \times X$  加上偏移量  $Offset0$  作為理想之降頻取樣位置( $X$  為  $0$  到  $N-1$  之整數遞增數列)，由原  $M$  點像素資料中取出位置等於  $M/N \times X + Offset0$  整數值的  $N$  個像

## 五、發明說明(一)

素，以構成偶數畫面之降頻取樣結果；

對於奇數畫面，將  $M/N \times X$  加上偏移量  $Offset1$  作為理想之降頻取樣位置，由原  $M$  點像素資料中取出位置等於  $(M/N \times X) + Offset1$  整數值的  $N$  個像素，以構成奇數畫面之降頻取樣結果。

由偶數畫面與奇數畫面之降頻取樣結果所構成之連續影像，因包含原影像中所有像素資訊，原畫面之圖形資訊因人眼之視覺暫留效應得以完整呈現。

初始偏移選擇累加暫存器 91 的係數  $Offset0$  與  $Offset1$  的機制，可以因為不同的目的，作出不同的設計，本發明提出兩個概念的設計，一是最少的畫面變化，另一是趨近於簡單內插法( $1/2$  精確度)的效果。

以最少的畫面變化為目標，也就是使連續影像有最多相同的輸出點，如此影像會有比較穩定的效果，也會有比較清晰的效果，使文字的影像對於使用者而言，可以更易判讀。其偏移量的設計是  $Offset0$  與  $Offset1$  的差值，等於  $M/N$  降頻倍數的餘數，也就是  $|Offset1 - Offset0| = (M/N) - 1$ 。令  $Offset0 = 0$ ，則  $Offset1 = (M/N) - 1$ ，可以如圖十一 A 與圖十一 B 的設計為例，為初始偏移選擇累加暫存器 91a 之一實施例，在 RST 結束之後，造出一個 RST\_Pulse 如圖十一 A，當  $RST = 1$  時， $Offset$  清除為 0；若  $SEL = 1$  時，RST-Pulse，將加法器的  $sum$  載入當作  $Offset1$ ，如圖十一 B。圖十一 B 為  $Offset0 = 0$ 、 $Offset1 = (M/N) - 1$  之初始偏移選擇累加暫存器 91a 的一實施例。

## 五、發明說明 ( 11 )

另一以趨近於簡單內插法(1/2 精確度)的效果為目標，依據連續畫面改變的視覺暫留，可以視為時間軸上的平均，因此可以作到 1/2 精確度的內插法效果，對於圖形的影像，會有較好的比例效果。由圖十三的例子的計算 1024⇒800 的降頻取樣，可以得到以 Offset0=1/4，Offset1=3/4 的設定，會有相同於 1/2 精確度的內插法效果。

$$Effect\_pixel = \frac{\lfloor (M/N * X) + 1/4 \rfloor + \lfloor (M/N * X) + 3/4 \rfloor}{2}$$

假設  $K = \lfloor M/N * X \rfloor$ ，即是  $(M/N * X)$  的整數部分，P 為  $(M/N * X)$  的小數部分，

$$\text{若 } 0 \leq P < 1/4, \quad Effect\_pixel = \frac{K + K}{2} = K ;$$

$$\text{若 } 1/4 \leq P < 3/4, \quad Effect\_pixel = \frac{K + (K + 1)}{2} = K + 0.5 ;$$

$$\text{若 } 3/4 \leq P < 1, \quad Effect\_pixel = \frac{(K + 1) + (K + 1)}{2} = K + 1 ;$$

圖十二為 Offset0=1/4、Offset1=3/4 之 8 位元初始偏移選擇累加暫存器 91b 的另一實施例，該累加暫存器 91b 由 SEL 選擇是要重置在 01000000b(Offset0=1/4) 或 11000000b(Offset1=3/4)。

對本發明所作之些微的改變及調整使用，仍將不失本發明之要義所在，亦不脫離本發明之精神和範圍。

綜上所述，本發明實施之具體性，誠已符合專利法中所規定之發明專利要件，謹請 貴審查委員惠予審視，並賜准專利為禱。

## 六、申請專利範圍

1. 一種數位影像取樣裝置，可接收至少一輸入影像並進行取樣，包括有：
  - 一畫面判斷邏輯，可將該輸入影像區分為至少二組取樣影像；以及，
  - 一選取邏輯，接收由該畫面判斷邏輯所傳來之區分後的取樣影像，並針對各組取樣影像各以一相對應取樣點進行像素之取樣，並且，依據該不同組之取樣影像所選取之相對應取樣點不完全相同。
2. 如申請專利範圍第 1 項所述之數位影像取樣裝置，更包括有：
  - 一資料緩衝暫存器，接受並暫存由選取邏輯所取樣之像素後再加以輸出成為一取樣後之輸出影像資料，未被選取之像素則被捨棄。
3. 如申請專利範圍第 2 項所述之數位影像取樣裝置，其中，由選取邏輯進行像素取樣後之輸出影像資料係至少可被區分為一第一組畫面以及一第二組畫面，其中在該第一組畫面所捨棄之資料，保留在與該第一組畫面接續之第二組畫面。
4. 如申請專利範圍第 1 項所述之數位影像取樣裝置，其中，該選取邏輯針對不同組之取樣影像所選取之相對應取樣點至少有部分係為互補。
5. 如申請專利範圍第 1 項所述之數位影像取樣裝置，其中，該畫面判斷邏輯係依據時間軸之時脈的改變來將輸入影

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線



## 六、申請專利範圍

像，且與其對應之該兩組取樣模型所選擇之相對應取樣點之偏移量分別為 0 以及  $(M/N)-1$ ，其中  $M$  為上述輸入影像之垂直/水平像素， $N$  為上述輸出影像之垂直/水平像素。

16. 如申請專利範圍第 10 項所述之數位影像取樣方法，其中，該取樣之步驟中更包括有：

一水平像素線選取步驟，依據所輸入之取樣影像進行各水平像素線之像素取樣，並輸出一水平取樣訊號；以及一垂直像素選取步驟，依據所輸入之取樣影像進行垂直像素取樣，並輸出一垂直取樣訊號；

其中該水平取樣訊號以及該垂直取樣訊號形成該取樣後之輸出影像。

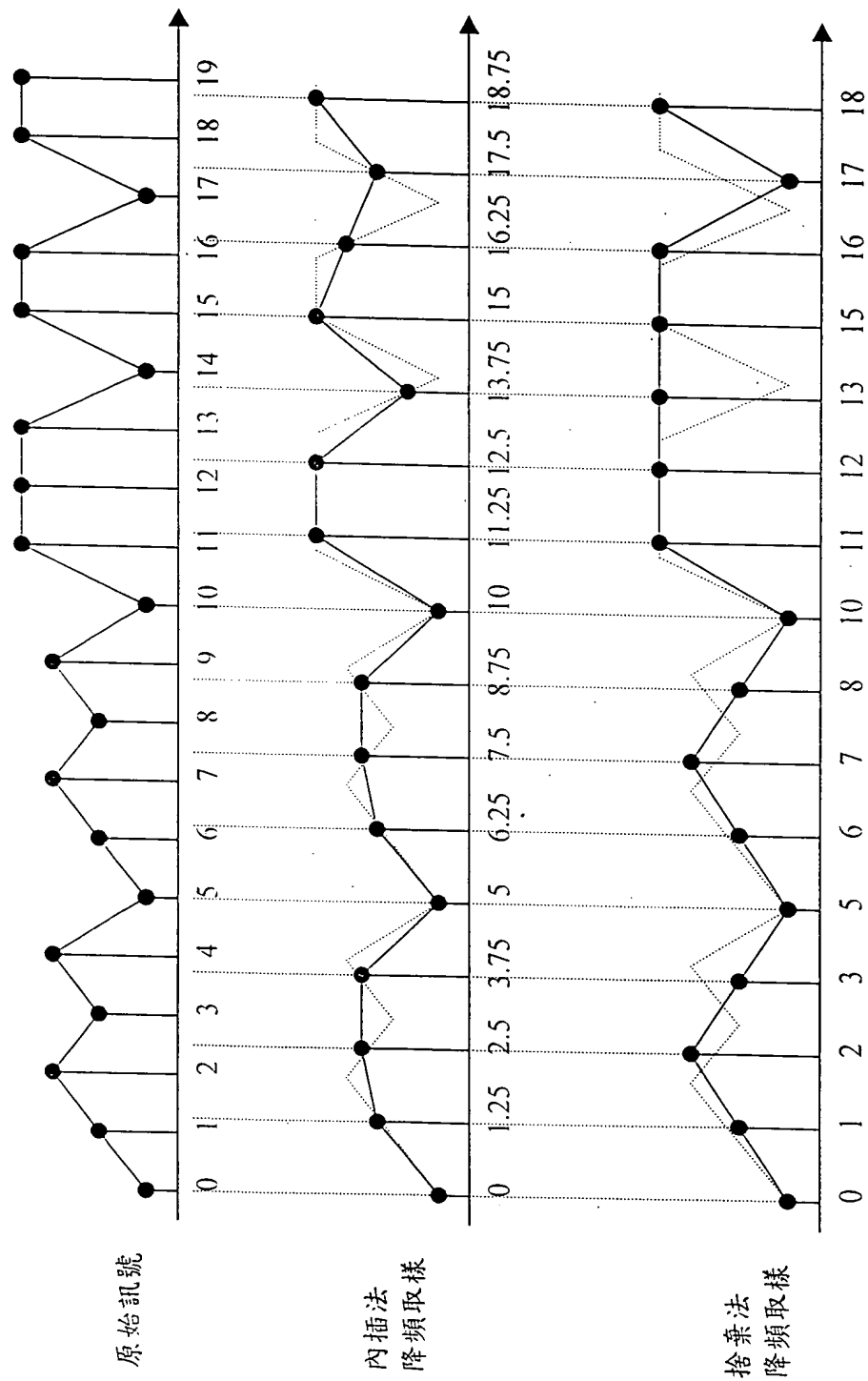
17. 如申請專利範圍第 10 項所述之數位影像取樣方法，其中上述之各取樣模型彼此部分互補。

(請先閱讀背面之注意事項再填寫本頁)

裝

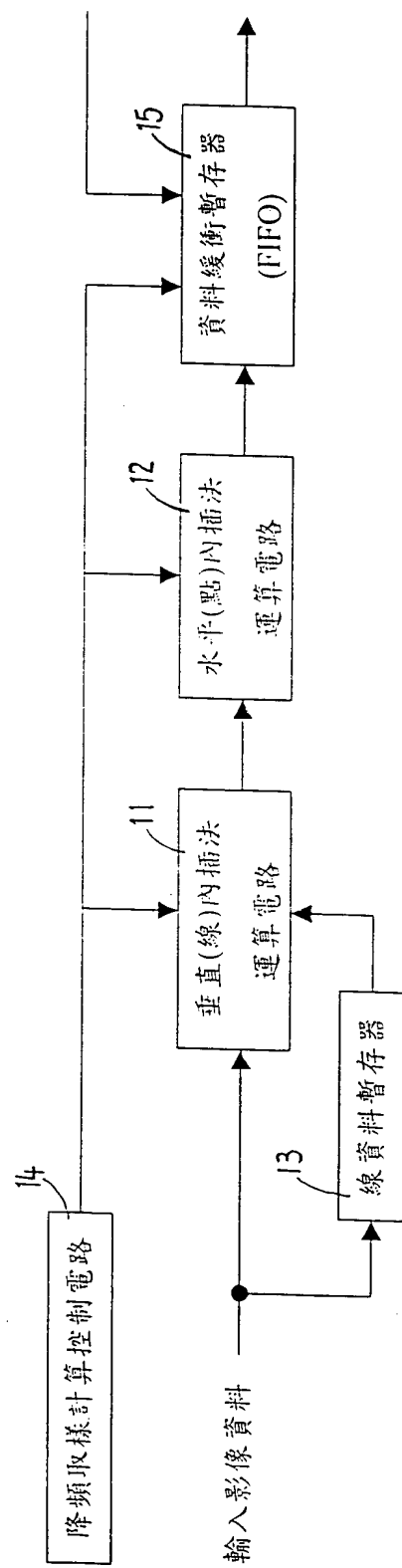
訂

線

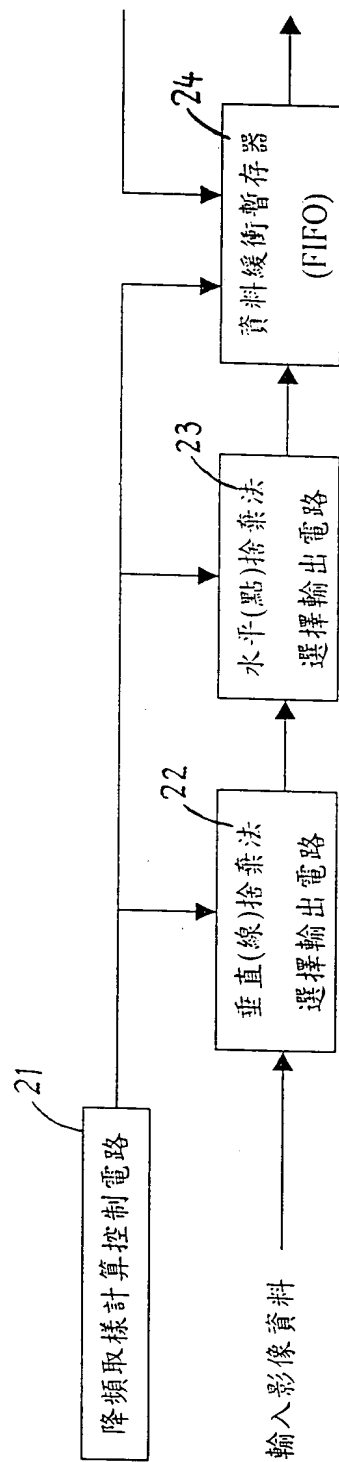


\* 數字是等效的原始訊號位置

圖一 (習用技術)



圖二 (習用技術)



圖三 (習用技術)

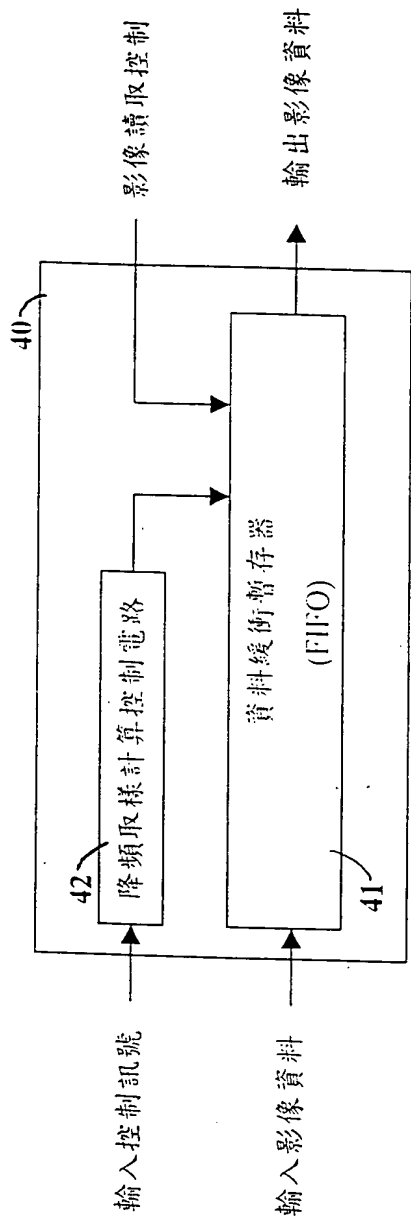


圖 四

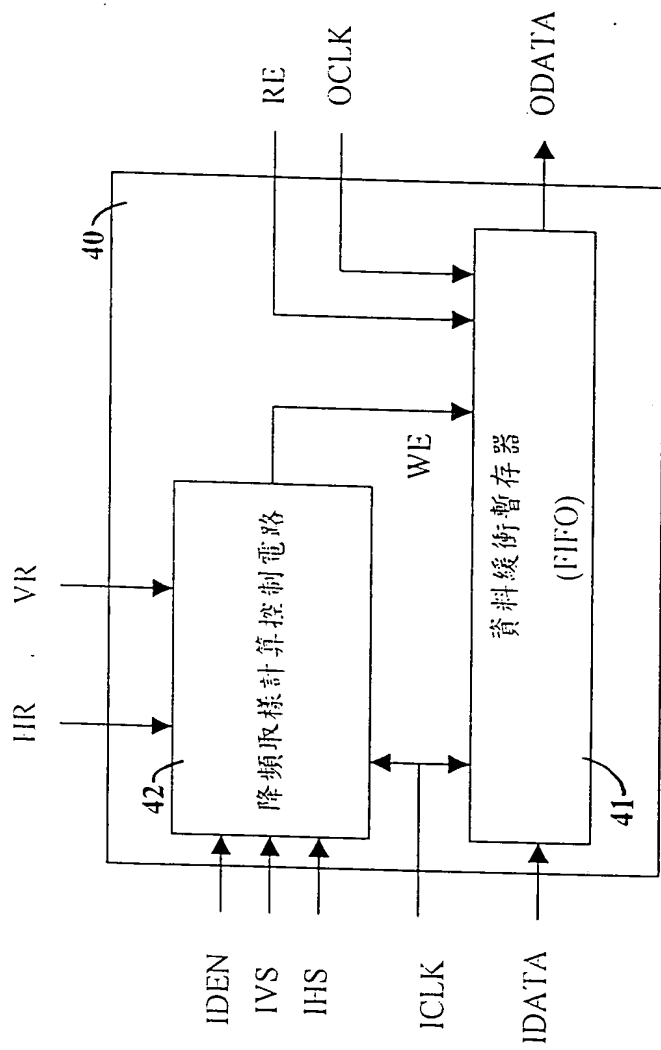


圖 五

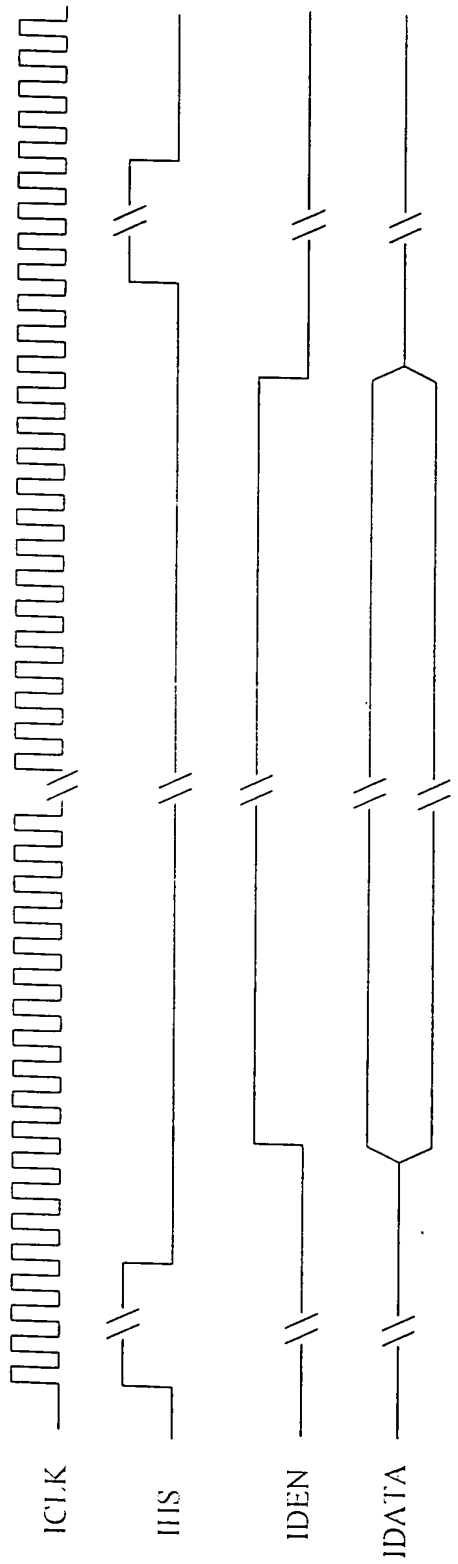


圖 六 A

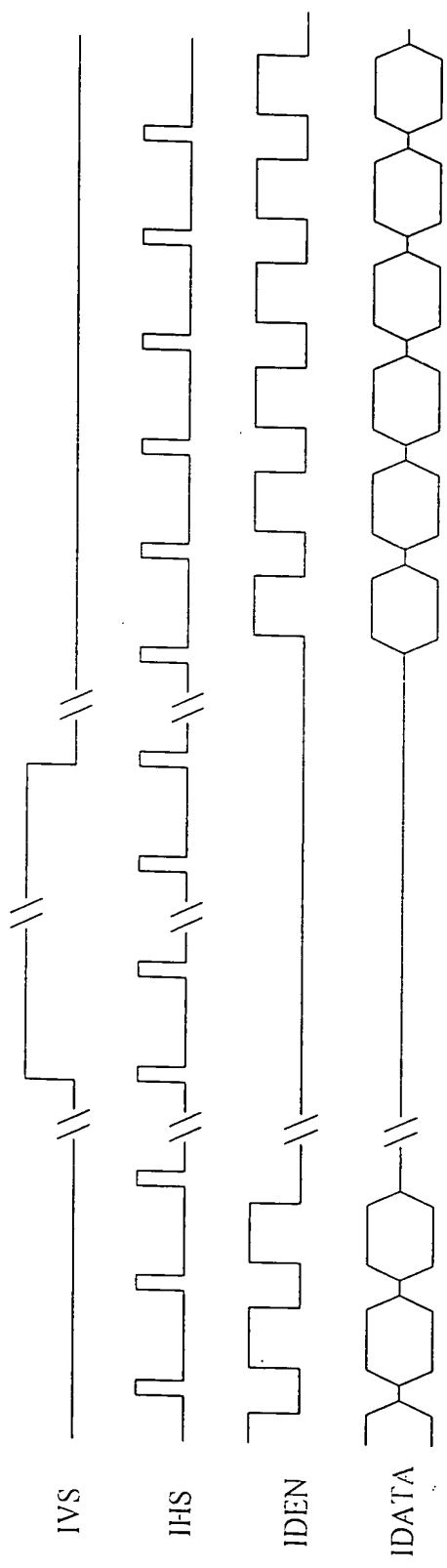


圖 六 B

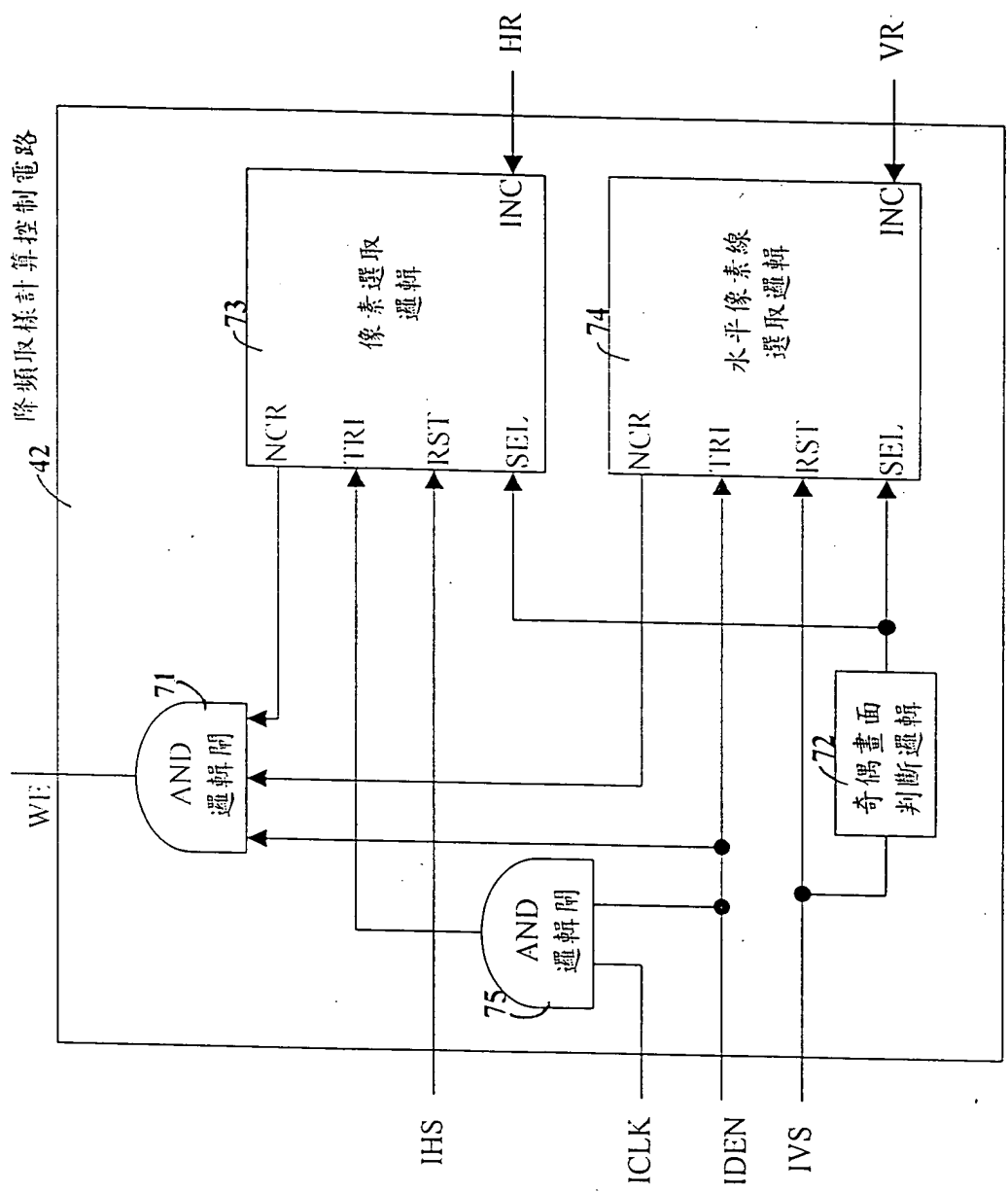


圖 七

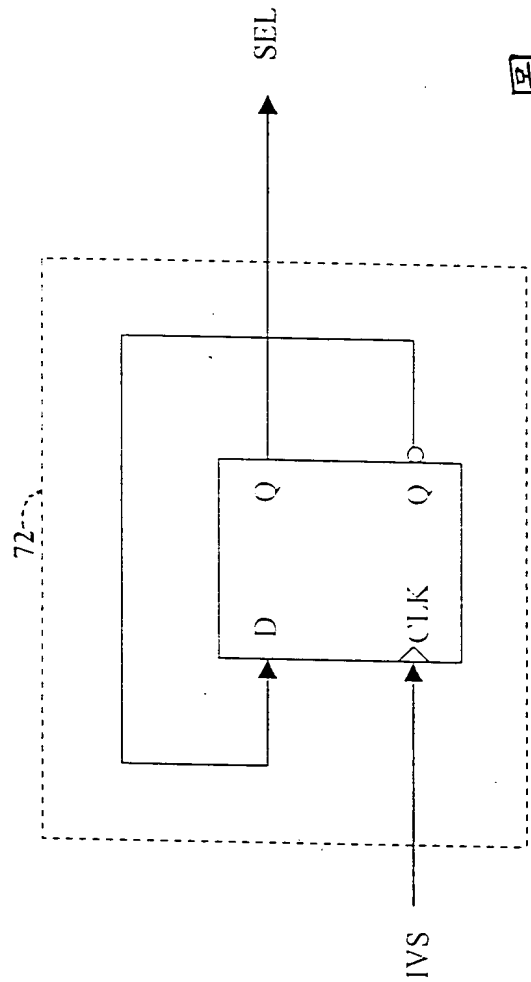


圖 八 A

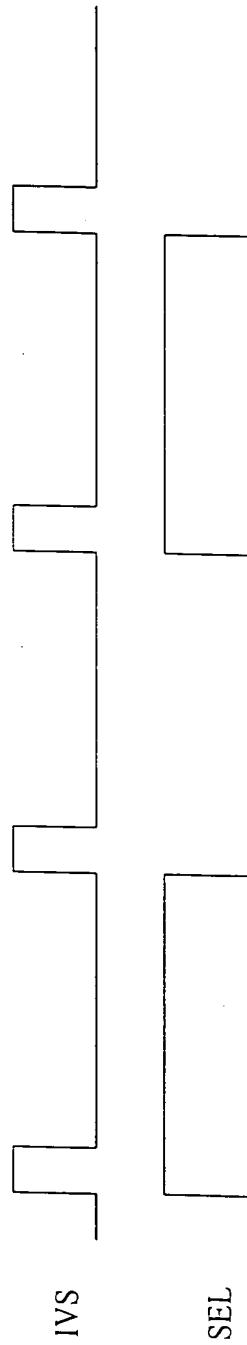
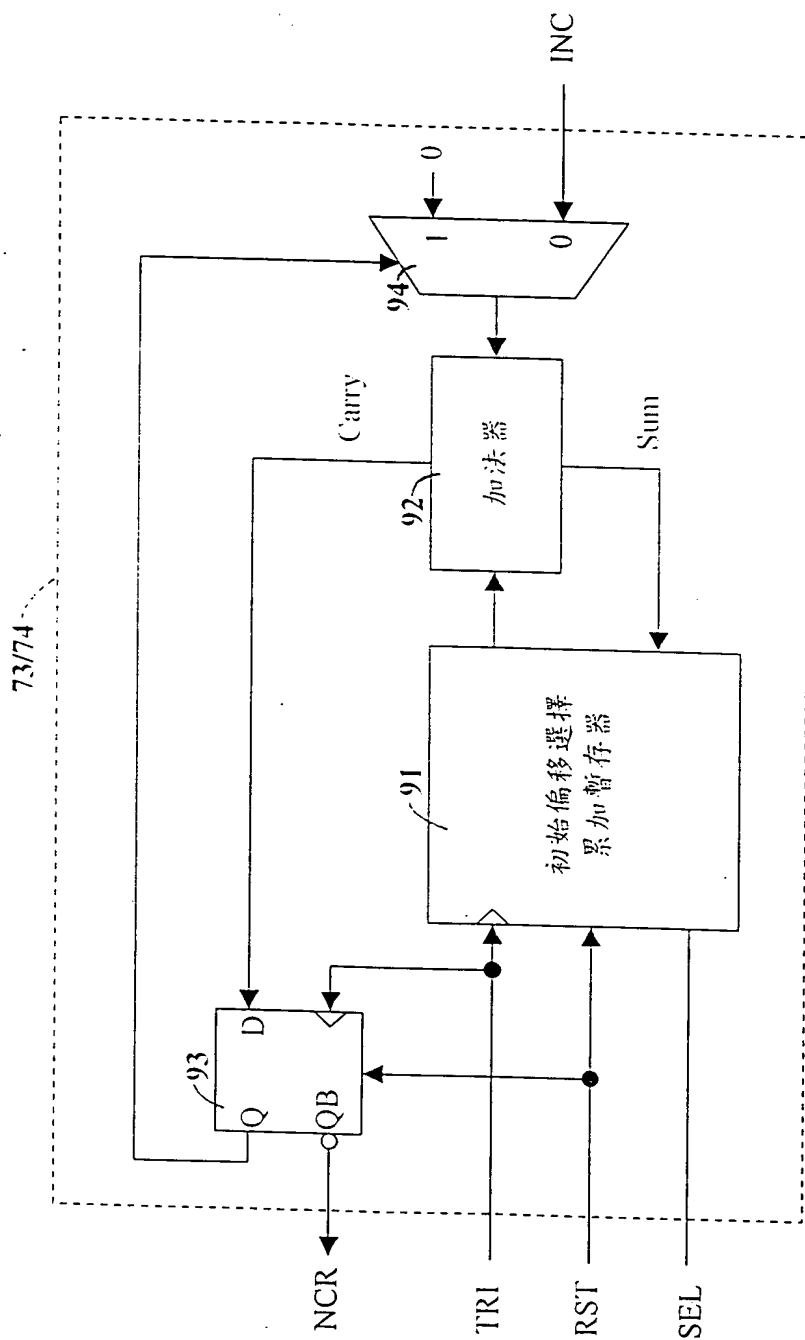


圖 八 B



圖九



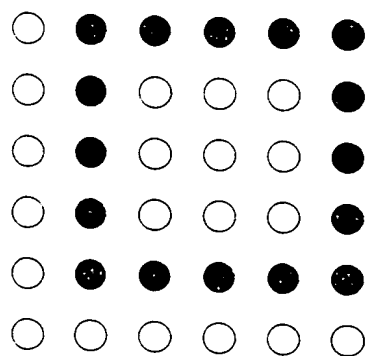


圖 + A

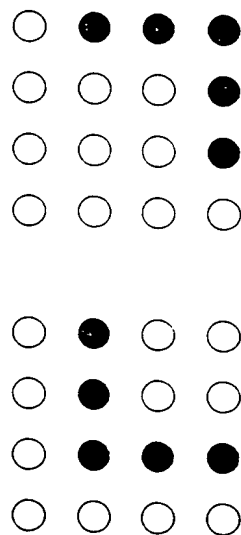


圖 + B2

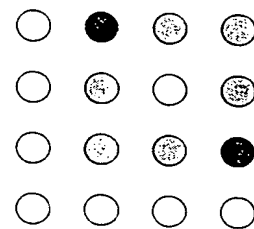


圖 + C

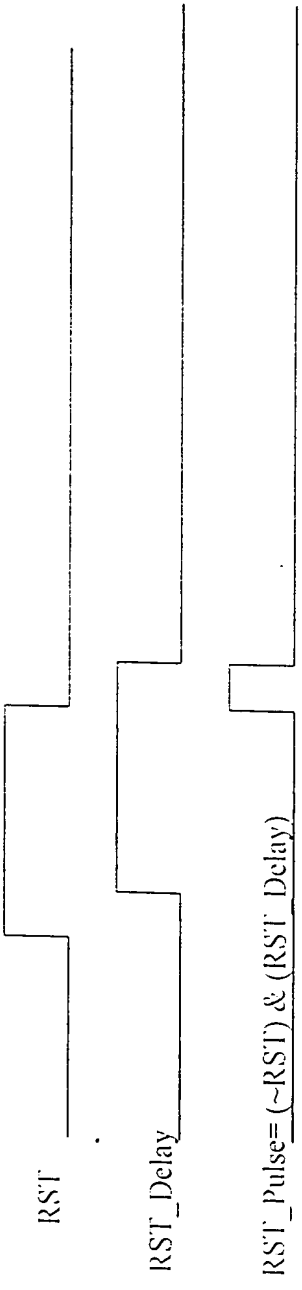


圖 十一 A

91a

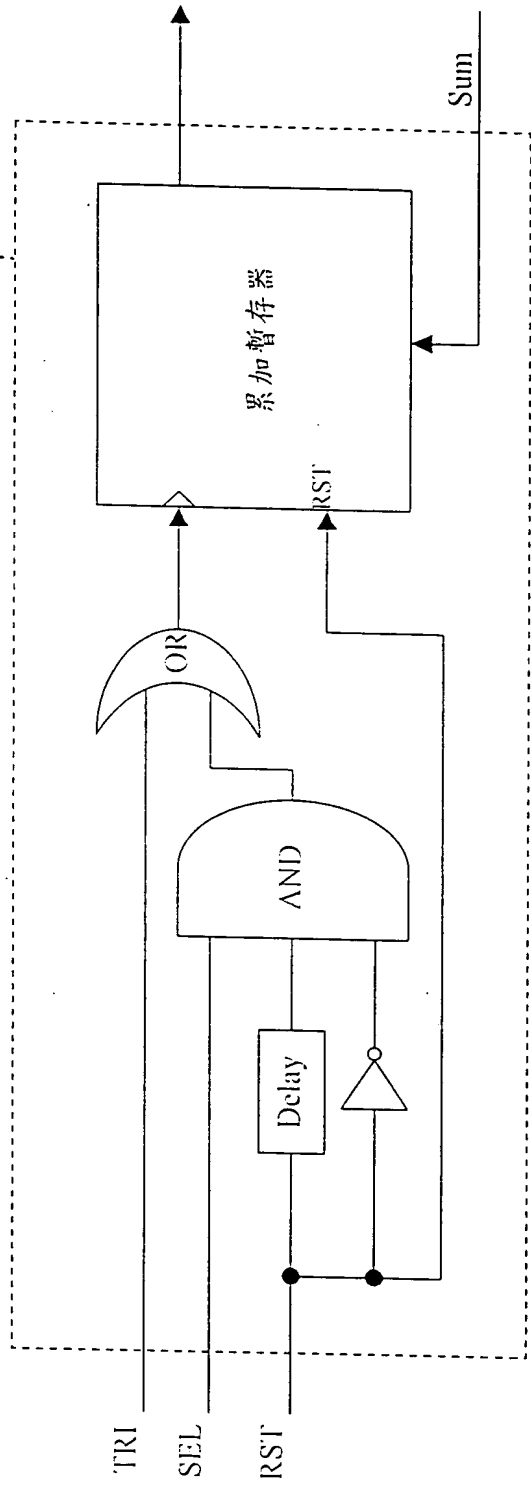


圖 十一 B

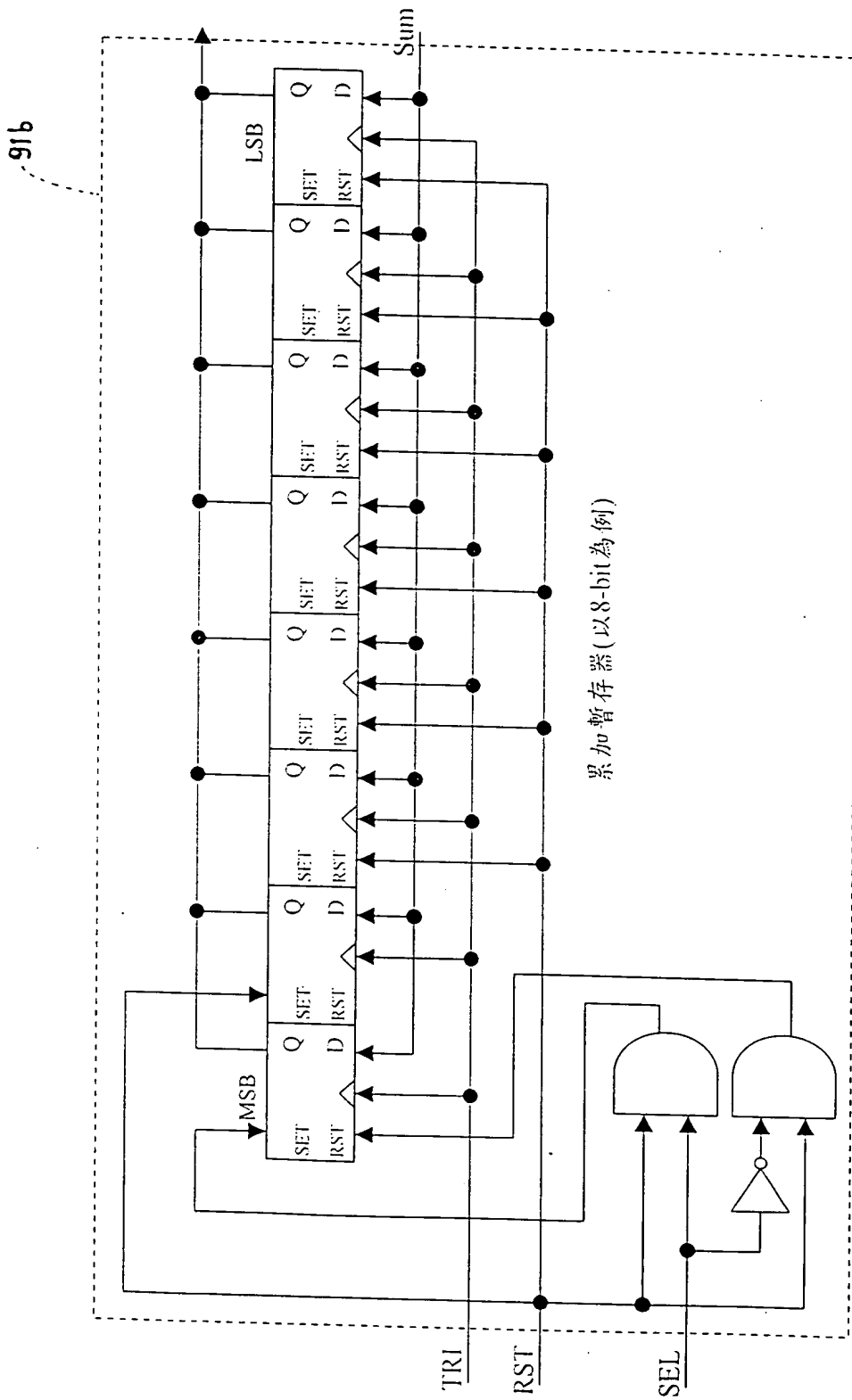


圖 十二

Time-Domain Scale-D wn using Truncation & Toggle Simulation							
Offset bias	0.25	<=the bias of offset value					
Input Size	1024	<=the input size to be scale-down					
Output Size	800	<=the output size to display					
Factor(I/O)	32/25	結論： Bias 1/4, Offset 1/2 toggle, 可以得到 Round to 0.5					
Output	Offset0	Trunc0	Offset1	Trunc1	Effect	Interpolation	Round@0.5
0	1/4	0	3/4	0	<b>0</b>	0	<b>0</b>
1	1 1/2	1	2	2	<b>1.5</b>	1.28	<b>1.5</b>
2	2 4/5	2	3 1/3	3	<b>2.5</b>	2.56	<b>2.5</b>
3	4	4	4 3/5	4	<b>4</b>	3.84	<b>4</b>
4	5 3/8	5	5 7/8	5	<b>5</b>	5.12	<b>5</b>
5	6 2/3	6	7 1/7	7	<b>6.5</b>	6.4	<b>6.5</b>
6	8	7	8 3/7	8	<b>7.5</b>	7.68	<b>7.5</b>
7	9 1/5	9	9 5/7	9	<b>9</b>	8.96	<b>9</b>
8	10 1/2	10	11	10	<b>10</b>	10.24	<b>10</b>
9	11 7/9	11	12 1/4	12	<b>11.5</b>	11.52	<b>11.5</b>
10	13	13	13 5/9	13	<b>13</b>	12.8	<b>13</b>
11	14 1/3	14	14 5/6	14	<b>14</b>	14.08	<b>14</b>
12	15 3/5	15	16 1/9	16	<b>15.5</b>	15.36	<b>15.5</b>
13	16 8/9	16	17 2/5	17	<b>16.5</b>	16.64	<b>16.5</b>
14	18 1/6	18	18 2/3	18	<b>18</b>	17.92	<b>18</b>
15	19 4/9	19	20	19	<b>19</b>	19.2	<b>19</b>
16	20 3/4	20	21 2/9	21	<b>20.5</b>	20.48	<b>20.5</b>
17	22	22	22 1/2	22	<b>22</b>	21.76	<b>22</b>
18	23 2/7	23	23 4/5	23	<b>23</b>	23.04	<b>23</b>
19	24 4/7	24	25	25	<b>24.5</b>	24.32	<b>24.5</b>
20	25 6/7	25	26 1/3	26	<b>25.5</b>	25.6	<b>25.5</b>
21	27 1/8	27	27 5/8	27	<b>27</b>	26.88	<b>27</b>
22	28 2/5	28	29	28	<b>28</b>	28.16	<b>28</b>
23	29 2/3	29	30 1/5	30	<b>29.5</b>	29.44	<b>29.5</b>
24	31	30	31 1/2	31	<b>30.5</b>	30.72	<b>30.5</b>
25	32 1/4	32	32 3/4	32	<b>32</b>	32	<b>32</b>
*注意：週期的 last output，必須在週期 last input 內，不可以超出到 next 週期的 input							

圖十三